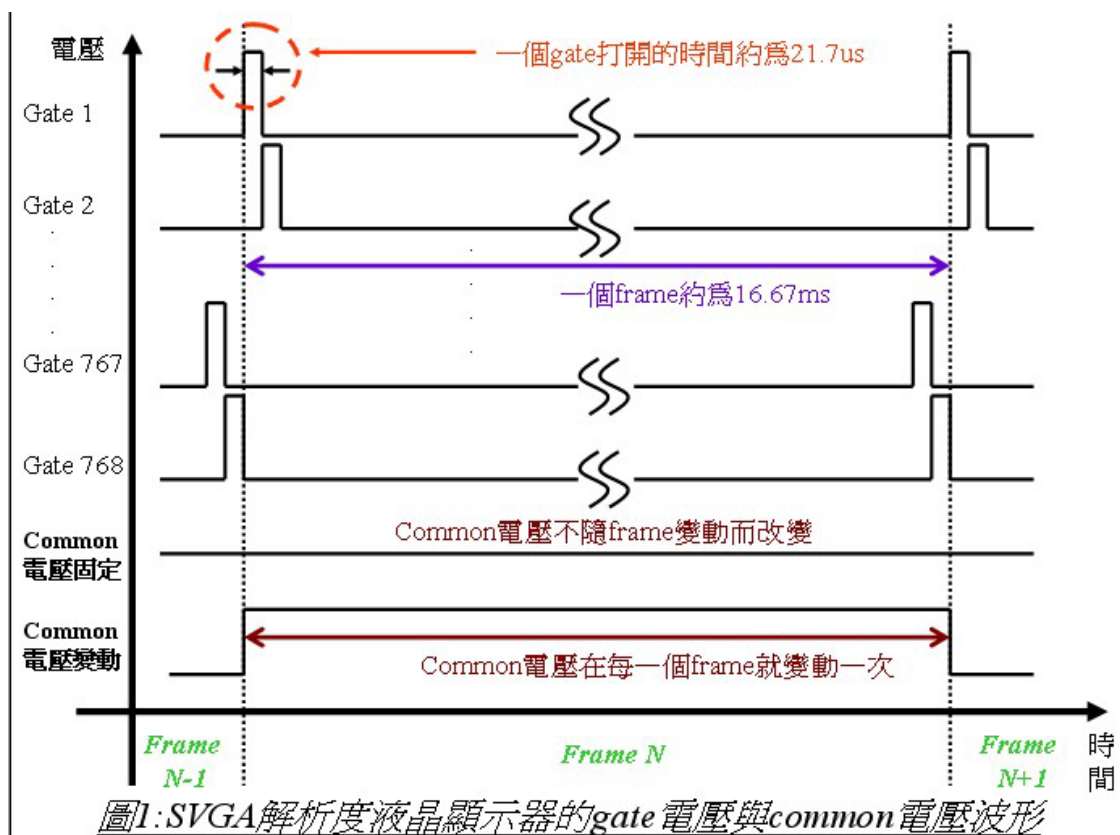




TFT LCD液晶显示器的驱动原理(二)

谢崇凯

上次跟大家介绍液晶显示器的驱动原理中有关储存电容架构,面板极性变换方式,以及 common 电压的驱动方式.这次我们延续上次的内容,继续针对 feed through 电压,以及二阶驱动的原理来做介绍.简单来说 Feed through 电压主要是由于面板上的寄生电容而产生的,而所谓三阶驱动的原理就是为了解决此一问题而发展出来的解决方式,不过我们这次只介绍二阶驱动,至于三阶驱动甚至是四阶驱动则留到下一次再介绍.在介绍 feed through 电压之前,我们先解释驱动系统中 gate driver 所送出波形的 timing 图.



SVGA 分辨率的二阶驱动波形

我们常见的 1024*768 分辨率的屏幕,就是我们通常称之为 SVGA 分辨率的屏幕.它的组成顾名思义就是以 1024*768=786432 个 pixel 来组成一个画面的数据.以液晶显示器来说,共需要 1024*768*3 个点(乘 3 是因为一个 pixel 需要蓝色,绿色,红色三个点来组成.)来显示一个画面.通常在面板的规划,把一个平面分成 X-Y 轴来说,在 X 轴上会有 1024*3=3072 列.这 3072 列就由 8 颗 384 输出 channel 的 source driver 来负责推动.而在 Y 轴上,会有 768 行.这 768 行,就由 3 颗 256 输出 channel 的 gate driver 来负责驱动.图 1 就是 SVGA 分辨率的 gate driver 输出波形的 timing 图.图中 gate 1 ~ 768 分别代表着 768 个 gate driver 的输出.以 SVGA 的分辨率,60Hz



的画面更新频率来计算,一个 frame 的周期约为 16.67 ms.对 gate 1 来说,它的启动时间周期一样为 16.67ms.而在这 16.67 ms 之间,分别需要让 gate 1 ~ 768 共 768 条输出线,依序打开再关闭.所以分配到每条线打开的时间仅有 $16.67\text{ms}/768=21.7\mu\text{s}$ 而已.所以每一条 gate driver 打开的时间相对于整个 frame 是很短的,而在这短短的打开时间之内,source driver 再将相对应的显示电极充电到所需的电压.

而所谓的二阶驱动就是指 gate driver 的输出电压仅有两种数值,一为打开电压,一为关闭电压.而对于 common 电压不变的驱动方式,不管何时何地,电压都是固定不动的.但是对于 common 电压变动的驱动方式,在每一个 frame 开始的第一条 gate 1 打开之前,就必须把电压改变一次.为什么要将这些输出电压的 timing 介绍过一次呢?因为我们接下来要讨论的 feed through 电压,它的成因主要是因为面板上其它电压的变化,经由寄生电容或是储存电容,影响到显示电极电压的正确性.在 LCD 面板上主要的电压变化来源有 3 个,分别是 gate driver 电压变化,source driver 电压变化,以及 common 电压变化.而这其中影响最大的就是 gate driver 电压变化(经由 C_{gd} 或是 C_s),以及 common 电压变化(经由 C_{lc} 或是 C_s+C_{lc}).

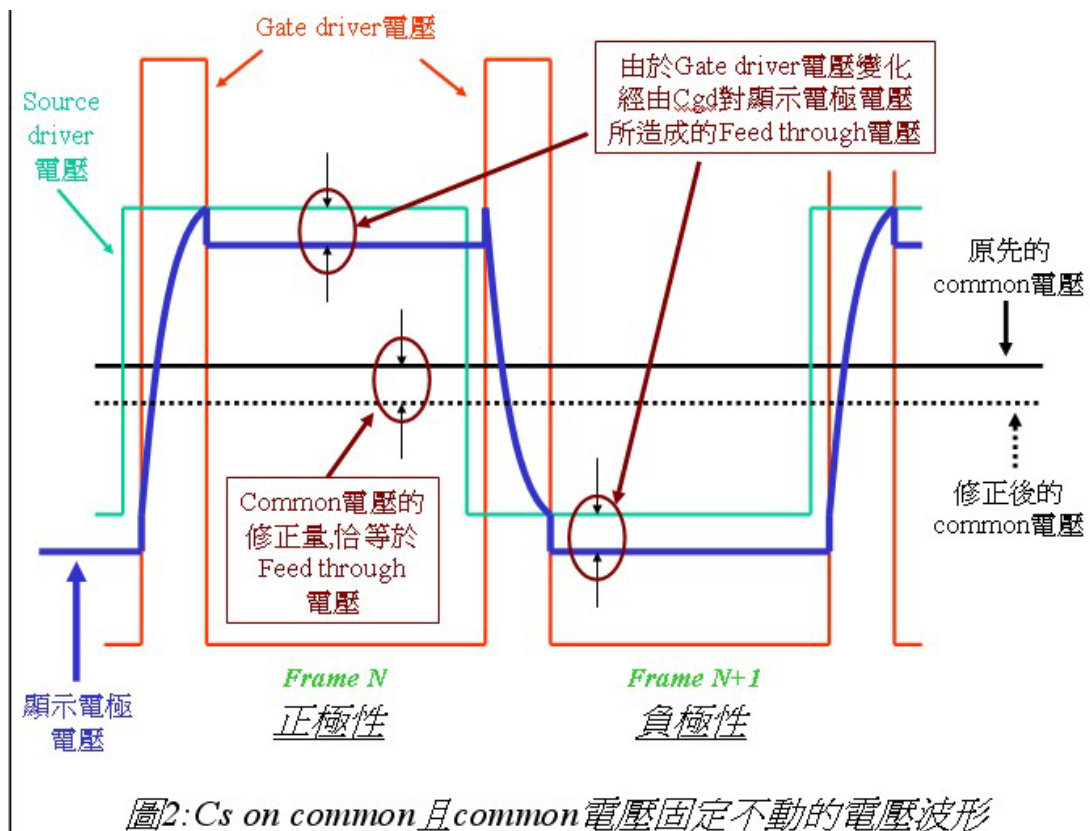


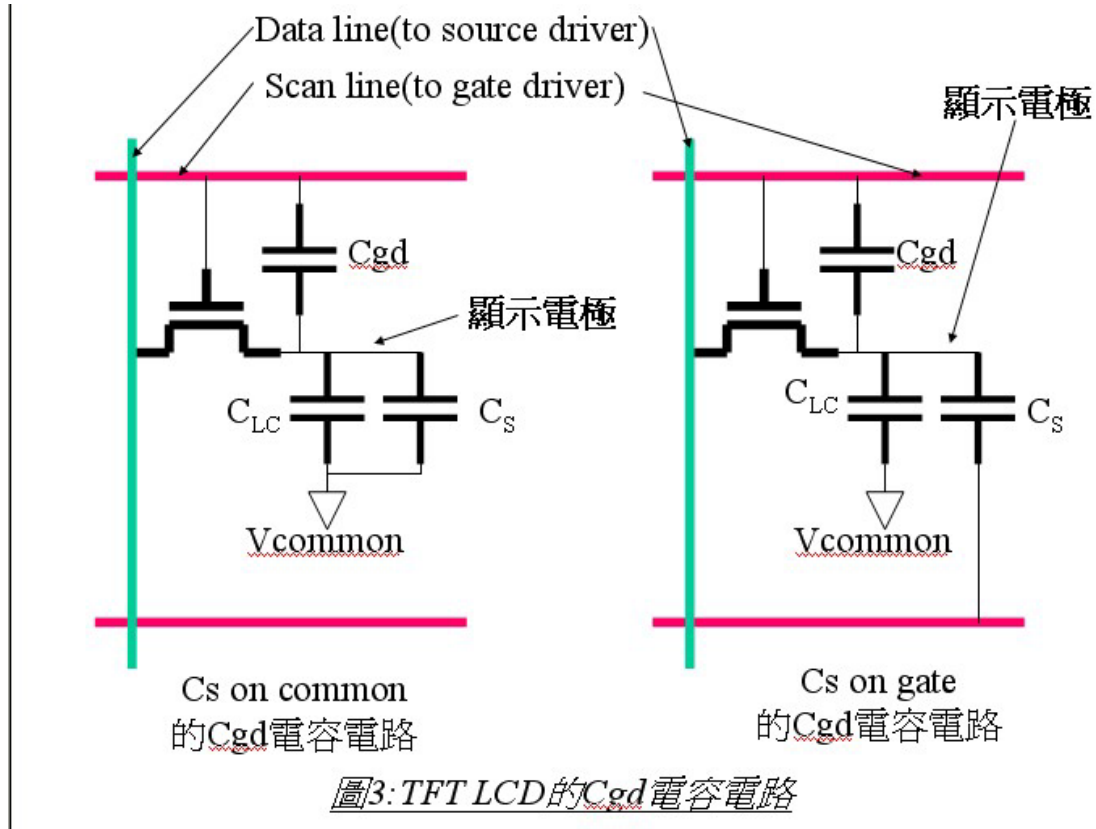
圖2: C_s on common 且 common 電壓固定不動的電壓波形

C_s on common 架构且 common 电压固定不动的 feed through 电压

我们刚才提到,造成有 feed through 电压的主因有两个.而在 common 电压固定不动的架构下,造成 feed through 电压的主因就只有 gate driver 的电压变化了.在图 2 中,就是显示电极电压因为 feed through 电压影响,而造成电压变化的波形图.在图中,请注意 gate driver 打开的时间,相对于每个 frame 的时间比例是不正确的.在此我们是为了能仔细解释每个 frame 的动作,所以将 gate driver 打开的时间画的



比较大.请记住,正确的 gate driver 打开时间是如同图 1 所示,需要在一个 frame 的时间内,依序将 768 个 gate driver 走线打开的.所以每个 gate 走线打开的时间,相对于一个 frame 的时间,是很短的.

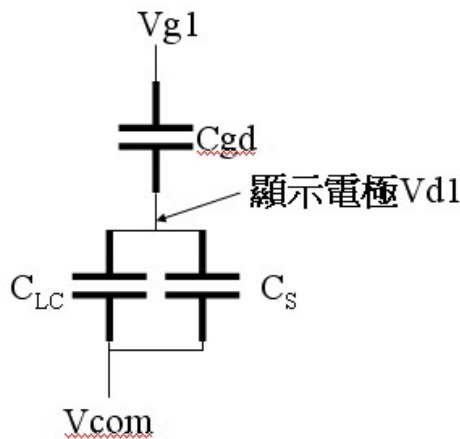


当 gate 走线打开或关闭的那一瞬间,电压的变化是最激烈的,大约会有 30~40 伏特,再经由 Cgd 的寄生电容,影响到显示电极的电压.在图 3 中,我们可以看到 Cgd 寄生电容的存在位置.其实 Cgd 的发生,跟一般的 CMOS 电路一样,是位于 MOS 的 gate 与 drain 端的寄生电容.但是由于在 TFT LCD 面板上 gate 端是接到 gate driver 输出的走线,因此一但在 gate driver 输出走线的电压有了激烈变化,便会影响到显示电极上的电压.在图 2 之中,当 Frame N 的 gate 走线打开时,会产生一个向上的 feed through 电压到显示电极之上.不过此时由于 gate 走线打开的缘故,source driver 会对显示电极开始充电,因此即便一开始的电压不对(因为 feed through 电压的影响),source driver 仍会将显示电极充电到正确的电压,影响便不会太大.但是如果当 gate 走线关闭的时候,由于 source driver 已经不再对显示电极充电,所以 gate driver 关闭时的电压压降(30~40 伏特),便会经由 Cgd 寄生电容 feed through 到显示电极之上,造成显示电极电压有一个 feed through 的电压压降,而影响到灰阶显示的正确性.而且这个 feed through 电压不像 gate 走线打开时的 feed through 电压一样,只影响一下子,由于此时 source driver 已经不再对显示电极充放电,feed through 电压压降会一直影响显示电极的电压,直到下一次 gate driver 走线的电压再打开的时后.所以这个 feed through 电压对于显示画面的灰阶的影响,人眼是可以明确的感觉到它的存在的.而在 Frame N+1 的时候,刚开始当 gate driver 走线打开的

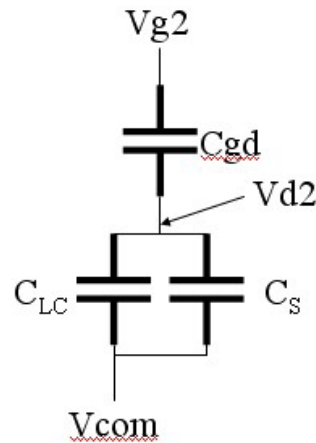


那一瞬间,也会对显示电极产生一个向上的 feed through 电压,不过这时候由于 gate 已经打开的缘故,source driver 会开始对显示电极充电,因此这个向上的 feed through 电压影响的时间便不会太长.但是当 gate 走线再度关闭的时候,向下的 feed through 电压便会让处在负极性的显示电极电压再往下降,而且受到影响的负极性显示电压会一直维持到下一次 gate 走线再打开的时候.所以整体来说,显示电极上的有效电压,会比 source driver 的输出电压要低.而减少的电压大小刚好为 gate 走线电压变化经由 Cgd 的 feed through 电压.这个电压有多大呢?

Gate走线打开的时候



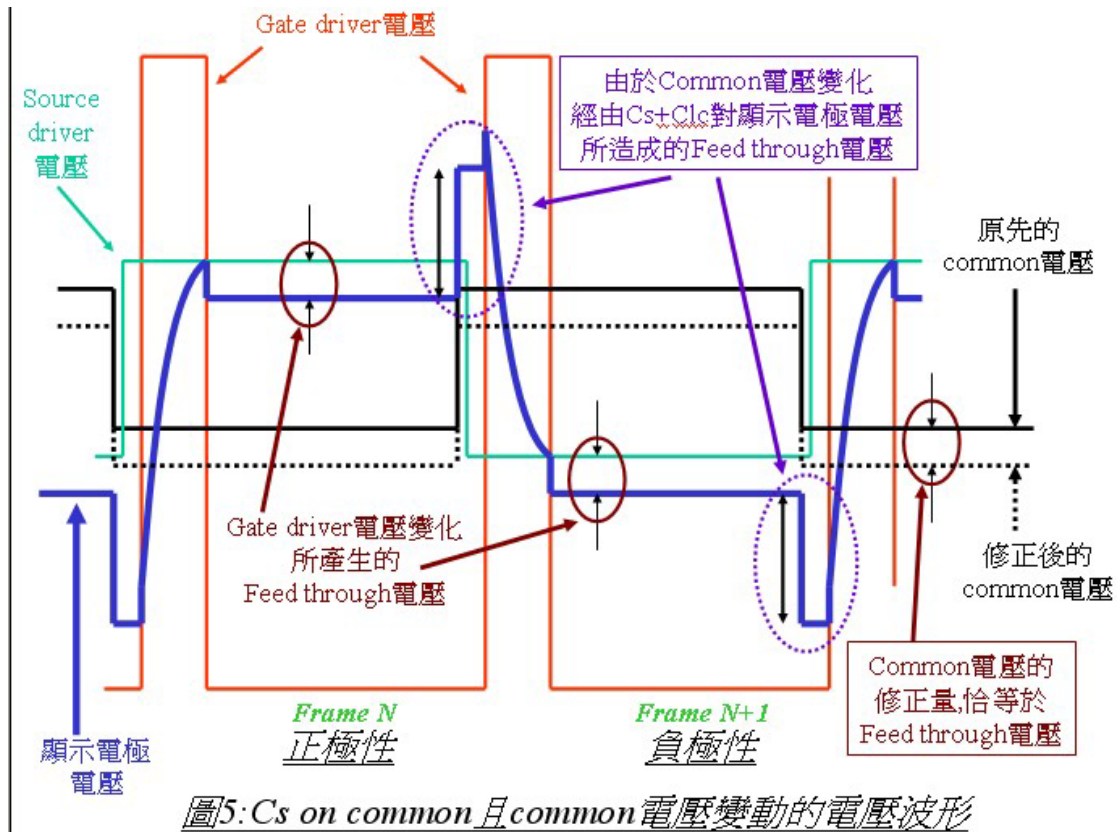
Gate走线关闭的时候



$$\begin{aligned} \text{电荷不減: } & (Vd1 - Vg1) * Cgd + (Vd1 - Vcom) * (Clc + Cs) \\ & = (Vd2 - Vg2) * Cgd + (Vd2 - Vcom) * (Clc + Cs) \\ \rightarrow \text{Feed through电压} & = Vd2 - Vd1 \\ & = (Vg2 - Vg1) * Cgd / (Cgd + Clc + Cs) \end{aligned}$$

圖4: Gate走线电压变化时的 feed through 电压推导

在图 4 中,我们以电荷不灭定律,可以推导出 feed through 电压为 $(Vg2 - Vg1) * Cgd / (Cgd + Clc + Cs)$.假设 $Cgd=0.05pF$,而 $Clc=0.1pF$, $Cs=0.5pF$ 且 gate 走线从打开到关闭的电压为 -35 伏特的话. 则 feed through 电压为 $-35 * 0.05 / (0.05+0.1+0.5) = 2.69$ 伏特. 一般一个灰阶与另一个灰阶的电压差约仅有 30 到 50 mV 而已(这是以 6 bit 的分辨率而言,若是 8 bit 分辨率则仅有 3 到 5 mV 而已).因此 feed through 电压影响灰阶是很严重的.以 normal white 的偏光板配置来说,会造成正极性的灰阶会比原先预期的来得更亮,而负极型的灰阶会比原先预期的来得更暗.不过恰好 feed through 电压的方向有一致性,所以我们只要将 common 电压向下调整即可.从图 2 中我们可以看到,修正后的 common 电压与原先的 common 电压的压差恰好等于 feed through 电压.

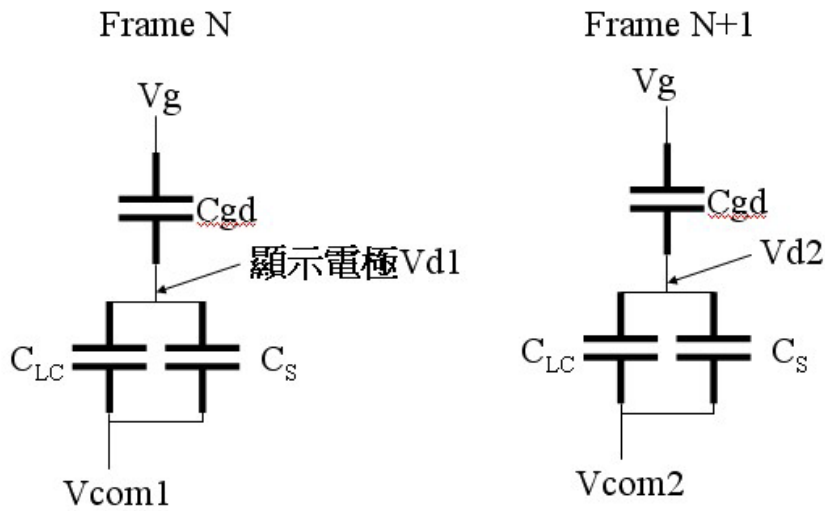


Cs on common 架构且 common 电压变动的 feed through 电压

图 5 为 Cs on common 且 common 电压变动的电压波形,由于其 common 电压是随着每一个 frame 而变动的,因此跟 common 电压固定的波形比较起来.其产生的 feed through 电压来源会再多增加一个,那就是 common 电压的变化.这个 common 电压的变化,经由 $Clc+C_s$ 的电容,便会影响到显示电极的电压.且由于整个 LCD 面板上所有显示点的 Clc 与 C_s 都是接到 common 电压,所以一旦 common 电压有了变化,受影响的就是整个面板的所有点.跟前面 gate 电压变化不一样的是,gate 电压变化影响到的只是一整行的显示点而已.不过 Common 电压变化虽然对显示电极的电压有影响,但是对于灰阶的影响却没有像 gate 电压变化来的大.怎么说呢?如果我们使用跟前面一样的电容参数值,再套用图 6 所推导出来的公式,再假设 Common 电压由 0 伏特变到 5 伏特,则 common 电压变化所产生的 feed through 电压为 $(5 - 0) * (0.1pF + 0.5pF) / (0.05pF + 0.1pF + 0.5pF) = 5 * 0.6 / 0.65 = 4.62$ 伏特.虽然显示电极增加这么多电压,但是 common 电极也增加了 5 伏特.因此在 Clc 两端,也就是液晶的两端,所看到的压差变化,就只有 $4.62 - 5 = 0.38$ 伏特而已.跟之前 gate 走线电压变化所产生的 feed through 电压 2.69 伏特比较起来要小的多了,所以对灰阶的影响也小多了.且由于它所产生的 feed through 电压有对称性,不像 Gate 走线所产生的 feed through 电压是一律往下,所以就同一个显示点来说,在视觉对灰阶的表现影响会比较小.当然啦,虽然比较小,但是由于对整个 LCD 面板的横向的 768 行来说,common 电压变化所发生的时间点,跟 gate 走线打开的时间间隔并不一致,所以对整个画面的灰阶影响是不一样的.这样一来,就很难做调整以



便改进画面品质,这也是为什么 common 电压变动的驱动方式,越来越多人使用的缘故.



$$\begin{aligned} \text{電荷不減: } & (V_{d1} - V_g) * C_{gd} + (V_{d1} - V_{com1}) * (C_{LC} + C_s) \\ & = (V_{d2} - V_g) * C_{gd} + (V_{d2} - V_{com2}) * (C_{LC} + C_s) \\ \rightarrow \text{Feed through 電壓} & = V_{d2} - V_{d1} \\ & = (V_{com2} - V_{com1}) * (C_{LC} + C_s) / (C_{gd} + C_{LC} + C_s) \end{aligned}$$

圖6: Common 電壓變化時的 feed through 電壓推導

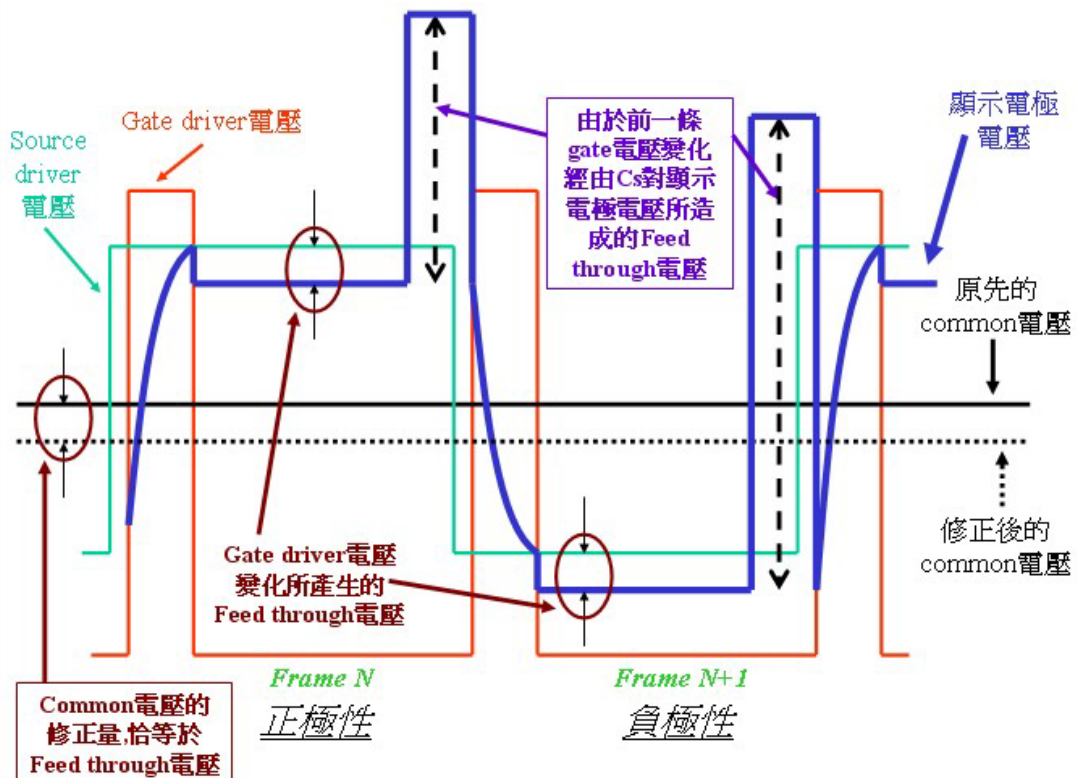
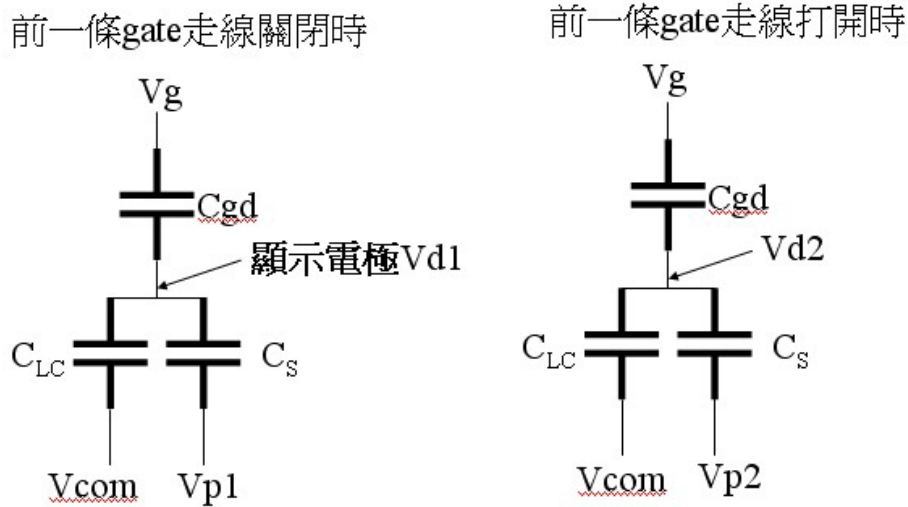


圖7: C_s on gate 且 common 電壓固定不動的電壓波形



Cs on gate 架构且 common 电压固定不动的 feed through 电压

图 7 是 Cs on gate 且 common 电压固定不动的电压波形图.它并没有 common 电压变化所造成的 feed through 电压,它只有由于 gate 电压变化所造成的 feed through 电压.不过它跟 Cs on common 不一样的是,由 gate 电压变化所造成的 feed through 电压来源有两个地方,一个是自己这一条 gate 走线打开经由 Cgd 产生的 feed through 电压,另一个则是上一条 gate 走线打开时,经由 Cs 所产生的 feed through 电压.经由 Cgd 的 feed through 电压跟前面所讨论过的状况是一样的,在这边就不再提了.但是经由 Cs 的 feed through 电压,是因为 Cs on gate 的关系,如图 3 所示.Cs on gate 的架构,它的储存电容另一端并不是接到 common 电压,而是接到前一条 gate 走线,因此在我们这一条 gate 走线打开之前,也就是前一条 gate 走线打开时,在前一条 gate 走线的电压变化,便会经由 Cs 对我们的显示电极造成 feed through 电压.依照图 8 的公式,同时套用前面的电容参数与 gate 电压变化值,我们可得到此一 feed through 电压约为 $35 \times 0.5\text{pF} / (0.5\text{pF} + 0.1\text{pF} + 0.05\text{pF}) = 26.92$ 伏特.这样的 feed through 电压是很大的,不过当前一条 gate 走线关闭时,这个 feed through 电压也会随之消失.而且前一条 gate 走线从打开到关闭,以 SVGA 分辨率的屏幕来说,约只有 21.7us 的时间而已.相对于一个 frame 的时间 16.67ms 是很短的.再者当前一条 gate 走线的 feed through 电压影响显示电极后,我们这一条的 gate 走线也随之打开,source driver 立刻将显示电极的电压充放电到所要的目标值.从这种种的结果看来,前一条 gate 走线的电压变化,对于我们的显示电极所表现的灰阶,几乎是没有影响的.因此对于 Cs on gate 且 common 电压固定不动的驱动方式来说,影响最大的仍然是 gate 走在线电压变化经由 Cgd 产生的 feed through 电压,而其解决方式跟前面几个一样,只需将 common 电压往下调整即可.



電荷不減: $(Vd1 - Vg) * Cgd + (Vd1 - Vcom) * Clc + (Vd1 - Vp1) * Cs$
 $= (Vd2 - Vg) * Cgd + (Vd2 - Vcom) * Clc + (Vd2 - Vp2) * Cs$
 → Feed through 電壓 = $Vd2 - Vd1$
 $= (Vp2 - Vp1) * Cs / (Cgd + Clc + Cs)$

圖8: 前一條gate走線電壓變化時的feed through電壓推導

Cs on gate 架构且 common 电压变动的 feed through 电压

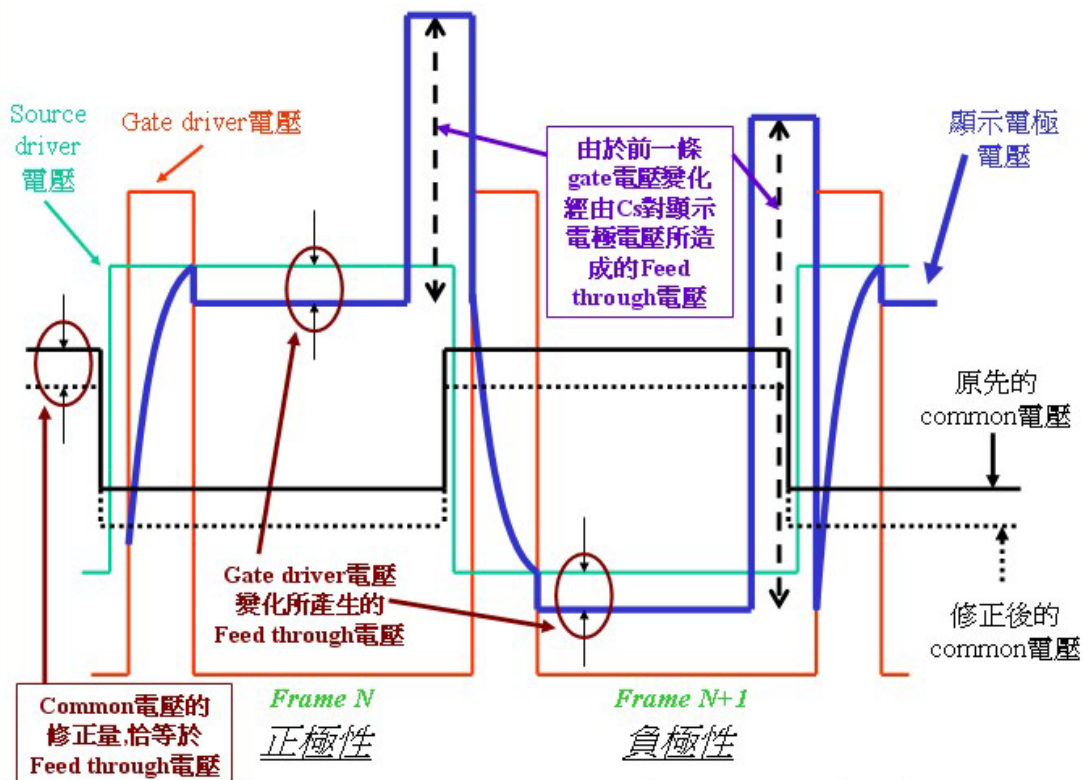


圖9: Cs on gate 且 common 電壓變動的電壓波形

图 9 是 Cs on gate 架构且 common 电压变动的 feed through 电压波形图. 这样



子的架构,刚好有了前面 3 种架构的所有缺点,那就是 gate 走线经由 Cgd 的 feed through 电压,和前一条 gate 走线经由 Cs 的 feed through 电压,以及 Common 电压变化经由 Clc 的 feed through 电压.可想而知,在实际的面板设计上几乎是没有人使用这种架构的.而这 4 种架构中最常用的就是 Cs on gate 架构且 common 电压固定不动的架构.因为它只需要考虑经由 Cgd 的 feed through 电压,而 Cs on gate 的架构可得到较大的开口率的缘故.

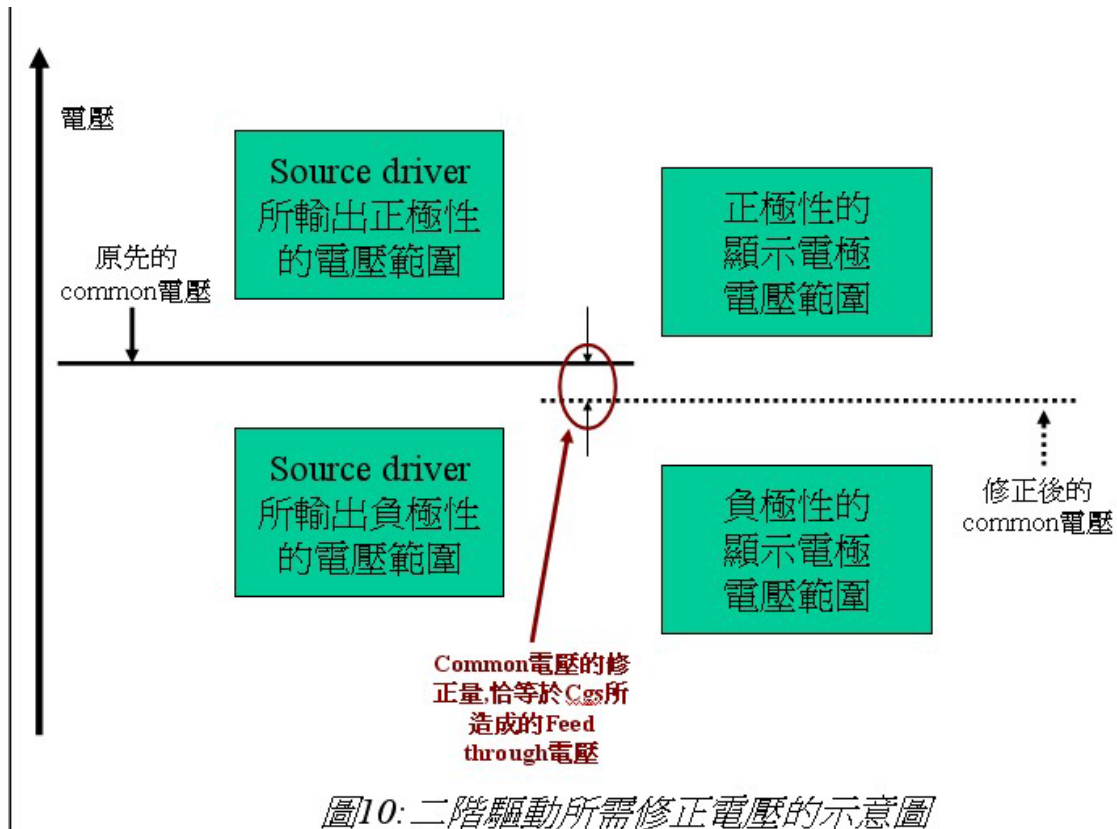


圖10: 二階驅動所需修正電壓的示意圖

二阶驱动(Two level addressing)的效应

前面四种架构讨论的其实都是针对二阶驱动方式所产生的影响.所谓的二阶驱动方式,是指 gate driver 的输出电压只有两种,分别是打开跟关闭的电压.但是二阶的驱动方式最大的缺点,就是在 gate 走在线电压关闭时,经由 Cgd 产生影响显示电极电压的 feed through 电压.从图 10 中我们可以知道,原本 source driver 的输出电压范围,因为 feed through 电压的关系,造成在显示电极上的电压范围与原先预期的不一致.所以要修正 common 电压的值,以便显示出正确的灰阶.这是一般常见使用 two level gate driver 的面板设计方式,不过伤脑筋的是,虽然这个修正值可以利用图 4 中的公式来获得,但是这公式中的 Clc 电容大小并不是一个固定值,它会随着 Clc 电容两端的电压不同而变化.也就是说,在不同的灰阶下,Clc 的大小会不一样,连带的会影响所产生的 feed through 电压也跟着不一样.于是对于 common 电压的调整就不容易达到各个灰阶表现都很好的结果,影像的品质便会打了折扣.而三阶驱动的方法就是为了改善这个现象而产生的,利用 three level 的 gate driver,让经由 Cgd 与 Cs 的 feed through 电压互相抵消.既然没有了 feed through 电压,就



不用再调整 common 电压了.不过这种三阶驱动的方式,只能使用于 Cs on gate 的架构.至于三阶驱动,乃至四阶驱动的原理,我们留到下次再跟大家介绍.

参考数据

- 交通大学次微米人才培训课程，平面显示器原理讲义。
- 财团法人自强基金会电子工业人才培训课程，液晶显示器显示原理讲义。